

日本特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 8月 9日

出願番号

Application Number:

特願2002-232880

[ST.10/C]:

[JP2002-232880]

出願人

Applicant(s):

バイオニア株式会社

2003年 1月14日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2002-3105458

【書類名】 特許願  
【整理番号】 56P0862  
【提出日】 平成14年 8月 9日  
【あて先】 特許庁長官殿  
【国際特許分類】 G11B 20/00  
【発明の名称】 情報記録再生装置及び情報再生方法  
【請求項の数】 8  
【発明者】  
【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式  
会社 総合研究所内  
【氏名】 小林 秀樹  
【特許出願人】  
【識別番号】 000005016  
【氏名又は名称】 パイオニア株式会社  
【代理人】  
【識別番号】 100079119  
【弁理士】  
【氏名又は名称】 藤村 元彦  
【手数料の表示】  
【予納台帳番号】 016469  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9006557  
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 情報記録再生装置及び情報再生方法

【特許請求の範囲】

【請求項1】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、

前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調手段と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有することを特徴とする情報記録再生装置。

【請求項2】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率、及び前記アドレスデータ信号各々が前記誤り訂正手段にて誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出手段を更に備え、

前記アドレス出力手段は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率の最も低いアドレスデータ信号を判定する判定手段と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択手段と、を含むことを特徴とする請求項1記載の情報記録再生装置。

【請求項3】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、

前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読み取アドレス信号を夫々得る復調手段と、

前記復調処理毎に得られた前記読み取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読み取アドレス信号を得る合成手段と、

前記合成読み取アドレス信号の各々を2値判定することによりアドレスデータ信号を夫々生成するアドレス生成手段と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有することを特徴とする情報記録再生装置。

**【請求項4】** 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率、及び前記アドレスデータ信号各々が前記誤り訂正手段にて誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出手段を更に備え、

前記アドレス出力手段は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定手段と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択手段と、を含むことを特徴とする請求項3記載の情報記録再生装置。

**【請求項5】** 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、

前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調

行程と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有することを特徴とする情報再生方法。

【請求項6】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率及び前記アドレスデータ信号各々が誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出行程を更に備え、

前記アドレス出力行程は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定行程と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択行程と、を含むことを特徴とする請求項5記載の情報再生方法。

【請求項7】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、

前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読み取アドレス信号を夫々得る復調行程と、

前記復調処理毎に得られた前記読み取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読み取アドレス信号を得る合成行程と、

前記合成読み取アドレス信号の各々を2値判定することによりアドレスデータ信号を夫々生成するアドレス生成行程と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アド

レスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有することを特徴とする情報再生方法。

【請求項 8】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率及び前記アドレスデータ信号各々が誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出行程を更に備え、

前記アドレス出力行程は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定行程と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択行程と、を含むことを特徴とする請求項 7 記載の情報再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、情報記録再生装置及び情報再生方法に関する。

【0002】

【従来の技術】

近年、CD-RW、DVD-RWの如き情報データの書き込みが可能な記録ディスク、並びに、かかる記録ディスクに情報データを書き込むディスクレコーダが普及してきた。このような記録ディスクには、ディスク上の位置を表すアドレス(以下、ディスクアドレスと称する)が予め記録されている。ディスクレコーダは、この記録ディスクからディスクアドレスを再生してディスク上の記録位置を認識することにより、所望の記録位置から情報データの書き込みを開始する。

【0003】

ところが、ディスク表面に傷、指紋、あるいは埃等が付着していると、記録ディスクから正しくディスクアドレスが読み取れなくなり、情報データの書込が正常に為されなくなる。

【0004】

【発明が解決しようとする課題】

本発明は、かかる問題を解決せんとして為されたものであり、記録媒体に予め記録されているアドレス等の情報を確実に再生することが可能な情報記録再生装置及び情報再生方法を提供することを目的とする。

【0005】

【課題を解決するための手段】

請求項1に記載の情報記録再生装置は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調手段と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有する。

【0006】

又、請求項3記載の情報記録再生装置は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読み取アドレス信号を夫々得る復調手段と、前記復調処理毎に得られた前記読み取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読み取アドレス信号を得る合成手段と、前記合成読み取アドレス信号の各々を2値判定することによりアドレスデータ信号を夫々生成するアドレ

ス生成手段と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有する。

## 【0007】

又、請求項5に記載の情報再生方法は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理をすることにより前記復調処理毎にアドレスデータ信号を夫々得る復調行程と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有する。

## 【0008】

又、請求項7に記載の情報再生方法は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、前記記録媒体から読み取られた読み取信号に対して前記変調処理各々に対応した復調処理をすることにより前記復調処理毎に読み取アドレス信号を夫々得る復調行程と、前記復調処理毎に得られた前記読み取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読み取アドレス信号を得る合成行程と、前記合成読み取アドレス信号の各々を2値判定することによりアドレスデータ信号を夫々生成するアドレス生成行程と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力する

アドレス出力行程と、を有する。

## 【0009】

## 【発明の実施の形態】

図1は、情報データの書き込み可能な記録ディスクを製造する為の原盤記録装置の構成を示す図である。

図1において、スピンドルモータ1は、その表面に電子ビーム用のレジスト層が形成されている原盤2を回転する。送リステージ3は、原盤2及びスピンドルモータ1を原盤2の半径方向に移動する。電子ビーム照射装置4は、電子ビームを原盤2のレジスト層表面に照射する。

## 【0010】

アドレス発生回路5は、記録ディスク上の位置を表すディスクアドレスを発生して誤り訂正符号化回路6に供給する。誤り訂正符号化回路6は、上記ディスクアドレスに誤り訂正用の冗長ビットを付加した符号化アドレスデータADを生成し、これを第1変調回路7、第2変調回路8及び第3変調回路9の各々に供給する。第1変調回路7は、符号化アドレスデータADに対して所定の第1変調を施して得られた第1変調アドレス信号AC1を時分割多重化回路10に供給する。第2変調回路8は、符号化アドレスデータADに対して上記第1変調とは異なる変調方式の第2変調を施して得られた第2変調アドレス信号AC2を時分割多重化回路10に供給する。第3変調回路9は、符号化アドレスデータADに対して上記第1変調及び第2変調のいずれとも異なる変調方式の第3変調を施して得られた第3変調アドレス信号AC3を時分割多重化回路10に供給する。

## 【0011】

時分割多重化回路10は、第1変調アドレス信号AC1、第2変調アドレス信号AC2及び第3変調アドレス信号AC3を例えば図2に示す如き形態にて時分割多重化した多重化アドレス変調信号MACを記録制御回路11に供給する。

記録制御回路11は、多重化アドレス変調信号MACに従って電子ビームの照射軸をディスク半径方向に振動させつつ電子ビームを原盤2のレジスト層表面に照射させるべく電子ビーム照射装置4を制御する。更に、記録制御回路11は、レジスト層表面に対する電子ビームの照射位置をディスク内周から外周側に徐々

に移動させるべく送りステージ3を制御する。

## 【0012】

以上の如き動作により、原盤2のレジスト層表面において電子ビームの照射された箇所に潜像が形成される。すなわち、原盤2のレジスト層表面には、多重化アドレス変調信号MACの波形に応じた形態で蛇行(ウォブリング)した記録トラックを担う潜像が形成されるのである。原盤2のレジスト層への記録(潜像の形成)が終了すると、このレジスト層に形成されている潜像部のみを削除してマスクパターンを作成する。次に、このマスクパターンを用いることにより記録トラックを担う凸形状又は凹形状のスタンパを作成する。そして、かかるスタンパにより、多重化アドレス変調信号MACの波形に応じた形態で蛇行した記録トラックを有する、記録ディスクを複製するのである。

## 【0013】

すなわち、かかる記録ディスクには、互いに異なる3つの変調方式にて夫々変調されたディスクアドレスが時分割多重化されて記録されているのである。

図3は、かかる記録ディスクに対して情報データを記録又は再生する情報記録再生装置の構成を示す図である。

図3において、記録変調回路31は、記録ディスク30に記録すべき情報データに対して所定の記録変調方式に従った変調処理を施して得られた変調記録信号を記録再生ヘッド32に供給する。記録再生ヘッド32は、スピンドルモータ33によって回転する記録ディスク30の記録面に記録ビーム光又は読取ビーム光を照射する。すなわち、記録再生ヘッド32は、記録ディスク30に情報データを記録するとき、つまり記録動作時には、上記変調記録信号に応じた記録ビーム光を記録ディスク30の記録面に照射する。一方、記録ディスク30から情報データを再生するとき、つまり再生動作時には、記録再生ヘッド32は、記録ディスク30の記録面に読取ビーム光を照射し、その反射光を図4に示す如き形態で配置された4つの光検出器20a～20dにて受光する。記録再生ヘッド32に搭載されている光検出器20a～20dの各々は、夫々受光した反射光を光電変換して得た読取信号Ra～Rdを加算読取信号生成回路34及びプッシュプル読取信号生成回路35の各々に供給する。加算読取信号生成回路34は、上記読取

信号R<sub>a</sub>～R<sub>d</sub>各々を加算して得た加算読取信号R<sub>SUM</sub>を情報データ復調回路36に供給する。情報データ復調回路36は、かかる加算読取信号R<sub>SUM</sub>に対して所定の復調処理を行うことにより、記録ディスク30に記録されていた情報データを復元し、これを再生情報データとして出力する。

## 【0014】

プッシュプル読取信号生成回路35は、上記読取信号R<sub>a</sub>～R<sub>d</sub>各々を用いた下記演算によりプッシュプル読取信号R<sub>PP</sub>を生成し、これを第1復調回路37、第2復調回路38及び第3復調回路39に夫々供給する。

$$R_{PP} = (R_a + R_b) - (R_c + R_d)$$

第1復調回路37は、プッシュプル読取信号R<sub>PP</sub>に対して、上記第1変調回路7による第1変調に対応した復調処理を施すことにより上記符号化アドレスデータA<sub>D</sub>に対応した読取信号を復調し、これを第1アドレス読取信号R<sub>A1</sub>として第1アドレス生成回路40に供給する。第1アドレス生成回路40は、第1アドレス読取信号R<sub>A1</sub>に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータA<sub>D1</sub>として誤り検出・訂正回路41に供給する。誤り検出・訂正回路41は、符号化アドレスデータA<sub>D1</sub>に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号E<sub>R1</sub>を誤り判定回路47に供給する。更に、誤り検出・訂正回路41は、上記符号化アドレスデータA<sub>D1</sub>に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA<sub>1</sub>をセレクタ46に供給する。

## 【0015】

第2復調回路38は、上記プッシュプル読取信号R<sub>PP</sub>に対して、上記第2変調回路8による第2変調に対応した復調処理を施すことにより上記符号化アドレスデータA<sub>D</sub>に対応した読取信号を復調し、これを第2アドレス読取信号R<sub>A2</sub>として第2アドレス生成回路42に供給する。第2アドレス生成回路42は、第2アドレス読取信号R<sub>A2</sub>に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータA<sub>D2</sub>として誤り検出・訂正回路43に供給する。誤り検出・訂正回路43は、符号化アドレスデータA<sub>D2</sub>に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号E<sub>R2</sub>を誤り判定回

路47に供給する。更に、誤り検出・訂正回路43は、上記符号化アドレスデータAD2に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA2をセレクタ46に供給する。

## 【0016】

第3復調回路39は、上記プッシュプル読取信号R<sub>PP</sub>に対して、上記第3変調回路9による第3変調に対応した復調処理を施すことにより上記符号化アドレスデータADに対応した読取信号を復調し、これを第3アドレス読取信号R<sub>A3</sub>として第3アドレス生成回路44に供給する。第3アドレス生成回路44は、第3アドレス読取信号R<sub>A3</sub>に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータAD3として誤り検出・訂正回路45に供給する。誤り検出・訂正回路45は、符号化アドレスデータAD3に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号E<sub>R</sub>3を誤り判定回路47に供給する。更に、誤り検出・訂正回路45は、上記符号化アドレスデータAD3に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA3をセレクタ46に供給する。

## 【0017】

尚、上記誤り検出結果信号E<sub>R</sub>1～E<sub>R</sub>3の各々は、例えば、以下の4通りの誤り状態C0～C3を表す。

C0：誤り無し

C1：誤り訂正可能、1符号ブロック内の誤り個数=1個

C2：誤り訂正可能、1符号ブロック内の誤り個数=2個

C3：誤り訂正不可能

すなわち、誤り状態C0の場合には、符号化アドレスデータADには誤りが存在しない為、訂正アドレスデータAの信頼度が最も高い。又、誤り状態C1の場合には、符号化アドレスデータADにおける各符号ブロック内には1個の誤りシンボルが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータAに対する信頼度は上記誤り状態C0のときよりも低い。又、誤り状態C2の場合には、符号化アドレスデータADにおける各符号ブロック内には2個の誤りが存在する為、例え誤り検出・訂正回路によって

誤り訂正が為されても、その訂正後の訂正アドレスデータAに対する信頼度は上記誤り状態C1のときよりも低い。更に、誤り状態C3の場合には、誤り検出・訂正回路による誤り訂正が不可能である為、訂正アドレスデータAに対する信頼度が最も低い。

#### 【0018】

誤り判定回路47は、誤り検出結果信号ER1～ER3の内で、訂正可能な誤り個数(1符号ブロックあたりの誤り数)が最も少ない誤り状態、すなわち、訂正可能であり、かつ誤り率が最も低い誤り状態を表す誤り検出結果信号ERを判定する。そして、誤り判定回路47は、この判定された誤り検出結果信号ERに対応した訂正アドレスデータAを選択させるべき選択信号をセレクタ46に供給する。

#### 【0019】

セレクタ46は、誤り検出・訂正回路41、43及び45各々から供給された訂正アドレスデータA1～A3の内から、上記選択信号に応じた1つを選択し、これを再生ディスクアドレスADRとして記録再生制御回路48に供給する。記録再生制御回路48は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド32、スピンドルモータ33及び記録再生ヘッド32をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路48は、記録ディスク30上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレスADRに基づきそのディスク位置の検索を行う。

#### 【0020】

以上の如く、図3に示す情報記録再生装置においては、先ず、記録ディスク30から読み取られた読み取信号から、互いに異なる3種類の変調方式(第1変調～第3変調)にて夫々変調されているディスクアドレスを個別に復調して、符号化アドレスデータAD1～AD3を得る。次に、符号化アドレスデータAD1～AD3各々に対して誤り訂正処理を施すことにより訂正アドレスデータA1～A3を夫々得る。更に、符号化アドレスデータAD1～AD3各々に対して個別に誤り検出を行うことにより符号化アドレスデータAD1～AD3各々の誤り状態を

表す誤り検出結果信号ER1～ER3を夫々得る。そして、これら誤り検出結果信号ER1～ER3の内で、訂正可能であり、かつ誤り率の最も低い誤り状態を表す誤り検出結果信号ERに対応した訂正アドレスデータAを、最終的な再生ディスクアドレスとするのである。

## 【0021】

よって、図3に示す情報記録再生装置によれば、例え記録ディスクの表面に傷、指紋、あるいは埃等が付着していても、比較的信頼性の高いディスクアドレスをこの記録ディスクから取得することが可能となる。

尚、上記実施例においては、ディスクアドレスを互いに異なる3つの変調方式にて変調し、各々を時分割多重化して記録ディスクに記録するようしているが、ディスクアドレスを変調して多重化する数は2つあるいは4つ以上の複数であっても良い。

## 【0022】

図5は、情報記録再生装置の他の構成を示す図である。

尚、図5に示す記録ディスク30、記録変調回路31、記録再生ヘッド32、スピンドルモータ33、加算読取信号生成回路34、プッシュプル読取信号生成回路35、情報データ復調回路36、第1～第3復調回路37～39及び記録再生制御回路48各々の動作は、図3に示されるものと同一であるので説明は省略する。

## 【0023】

図5において、合成回路50は、第1復調回路37、第2復調回路38及び第3復調回路39から供給された第1アドレス読取信号RA1～第3アドレス読取信号RA3各々を互いに異なる合成比にて合成して4系統の合成アドレス読取信号RK1～RK4を生成する。

図6は、かかる合成回路50の内部構成を示す図である。

## 【0024】

図6において、係数乗算器51は、第1アドレス読取信号RA1に所定の係数J1を乗算して得られた乗算結果を加算器52に供給する。係数乗算器53は、第2アドレス読取信号RA2に所定の係数K1を乗算して得られた乗算結果を加算器

52に供給する。係数乗算器54は、第3アドレス読取信号 $R_{A3}$ に所定の係数 $L_1$ を乗算して得られた乗算結果を加算器52に供給する。加算器52は、係数乗算器51、53、及び54各々の乗算結果を加算したものを合成アドレス読取信号 $R_{K1}$ として出力する。

## 【0025】

係数乗算器55は、第1アドレス読取信号 $R_{A1}$ に所定の係数 $J_2$ を乗算して得られた乗算結果を加算器56に供給する。係数乗算器57は、第2アドレス読取信号 $R_{A2}$ に所定の係数 $K_2$ を乗算して得られた乗算結果を加算器56に供給する。係数乗算器58は、第3アドレス読取信号 $R_{A3}$ に所定の係数 $L_2$ を乗算して得られた乗算結果を加算器56に供給する。加算器56は、係数乗算器55、57、及び58各々の乗算結果を加算したものを合成アドレス読取信号 $R_{K2}$ として出力する。

## 【0026】

係数乗算器59は、第1アドレス読取信号 $R_{A1}$ に所定の係数 $J_3$ を乗算して得られた乗算結果を加算器60に供給する。係数乗算器61は、第2アドレス読取信号 $R_{A2}$ に所定の係数 $K_3$ を乗算して得られた乗算結果を加算器60に供給する。係数乗算器62は、第3アドレス読取信号 $R_{A3}$ に所定の係数 $L_3$ を乗算して得られた乗算結果を加算器60に供給する。加算器60は、係数乗算器59、61、及び62各々の乗算結果を加算したものを合成アドレス読取信号 $R_{K3}$ として出力する。

## 【0027】

係数乗算器63は、第1アドレス読取信号 $R_{A1}$ に所定の係数 $J_4$ を乗算して得られた乗算結果を加算器64に供給する。係数乗算器65は、第2アドレス読取信号 $R_{A2}$ に所定の係数 $K_4$ を乗算して得られた乗算結果を加算器64に供給する。係数乗算器66は、第3アドレス読取信号 $R_{A3}$ に所定の係数 $L_4$ を乗算して得られた乗算結果を加算器64に供給する。加算器64は、係数乗算器63、65、及び66各々の乗算結果を加算したものを合成アドレス読取信号 $R_{K4}$ として出力する。

## 【0028】

尚、合成アドレス読取信号  $R_{K1} \sim R_{K4}$  各々での第1アドレス読取信号  $R_{A1} \sim$  第3アドレス読取信号  $R_{A3}$  に対する合成比、つまり、

J1 : K1 : L1

J2 : K2 : L2

J3 : K3 : L3

J4 : K4 : L4

の各々は、互いに異なる比率である。

【0029】

合成回路50は、合成アドレス読取信号  $R_{K1} \sim R_{K4}$  を夫々、第1アドレス生成回路51、第2アドレス生成回路52、第3アドレス生成回路53、第4アドレス生成回路54に供給する。

第1アドレス生成回路51は、合成アドレス読取信号  $R_{K1}$  に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータAD1として誤り検出・訂正回路55に供給する。誤り検出・訂正回路55は、符号化アドレスデータAD1に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ER1を誤り判定回路56に供給する。更に、誤り検出・訂正回路55は、上記符号化アドレスデータAD1に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA1をセレクタ57に供給する。

【0030】

第2アドレス生成回路52は、合成アドレス読取信号  $R_{K2}$  に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータAD2として誤り検出・訂正回路58に供給する。誤り検出・訂正回路58は、符号化アドレスデータAD2に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ER2を誤り判定回路56に供給する。更に、誤り検出・訂正回路58は、上記符号化アドレスデータAD2に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA2をセレクタ57に供給する。

【0031】

第3アドレス生成回路53は、合成アドレス読取信号  $R_{K3}$  に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータA

D3として誤り検出・訂正回路59に供給する。誤り検出・訂正回路59は、符号化アドレスデータAD3に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ER3を誤り判定回路56に供給する。更に、誤り検出・訂正回路59は、上記符号化アドレスデータAD3に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA3をセレクタ57に供給する。

## 【0032】

第4アドレス生成回路54は、合成アドレス読取信号R<sub>K4</sub>に対して2値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータAD4として誤り検出・訂正回路60に供給する。誤り検出・訂正回路60は、符号化アドレスデータAD4に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ER4を誤り判定回路56に供給する。更に、誤り検出・訂正回路60は、上記符号化アドレスデータAD4に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータA4をセレクタ57に供給する。

## 【0033】

尚、上記誤り検出結果信号ER1～ER4の各々は、例えば、以下の4通りの誤り状態C0～C3を表す。

C0：誤り無し

C1：誤り訂正可能、1符号ブロック内の誤り個数=1個

C2：誤り訂正可能、1符号ブロック内の誤り個数=2個

C3：誤り訂正不可能

すなわち、誤り状態C0の場合には、符号化アドレスデータADには誤りが存在しない為、訂正アドレスデータAの信頼度が最も高い。又、誤り状態C1の場合には、符号化アドレスデータADにおける各符号ブロック内には1個の誤りが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータAに対する信頼度は上記誤り状態C0のときよりも低い。又、誤り状態C2の場合には、符号化アドレスデータADにおける各符号ブロック内には2個の誤りが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータAに対する信頼度は上記誤り状態C1のときよりも低い。更に、誤り状態C3の場合には、誤り検出・訂正回路

による誤り訂正が不可能である為、訂正アドレスデータAに対する信頼度が最も低い。

## 【0034】

誤り判定回路56は、誤り検出結果信号ER1～ER4の内で、訂正可能な誤り個数(1符号ブロックあたりの誤り数)の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号ERを判定する。そして、誤り判定回路56は、この判定された誤り検出結果信号ERに対応した訂正アドレスデータAを選択させるべき選択信号をセレクタ57に供給する。

## 【0035】

セレクタ57は、誤り検出・訂正回路55、58、59及び60各々から供給された訂正アドレスデータA1～A4の内から、上記選択信号に応じた1つを選択し、これを再生ディスクアドレスADRとして記録再生制御回路48に供給する。記録再生制御回路48は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド32、スピンドルモータ33及び記録再生ヘッド32をディスク半径方向に移送せしめるライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路48は、記録ディスク30上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレスADRに基づきそのディスク位置の検索を行う。

## 【0036】

以上の如く、図5に示す情報記録再生装置においては、先ず、記録ディスク30から読み取られた讀取信号から、互いに異なる3種類の変調方式(第1変調～第3変調)にて夫々変調されているディスクアドレスを個別に復調して第1アドレス讀取信号RA1～第3アドレス讀取信号RA3を得る。次に、これら第1アドレス讀取信号RA1～第3アドレス讀取信号RA3各々を、互いに異なる合成比にて合成した4系統の合成アドレス讀取信号RK1～RK4を生成する。次に、これら合成アドレス讀取信号RK1～RK4各々に対して個別に2値判定を行うことにより、符号化アドレスデータAD1～AD4を得る。次に、符号化アドレスデータAD1～AD4各々に対して誤り訂正処理を施すことにより訂正アドレスデータA1～A4を得ると共に、符号化アドレスデータAD1～AD4各々に対して誤り検出

を実施して各々の誤り状態を表す誤り検出結果信号ER1～ER4を得る。そして、誤り検出結果信号ER1～ER4各々の内で、訂正可能でありかつ最も誤り率の低い誤り状態を表す誤り検出結果信号ERに対応した訂正アドレスデータAを、最終的な再生ディスクアドレスとするのである。

#### 【0037】

よって、図5に示す情報記録再生装置によれば、例え記録ディスクの表面に傷、指紋、あるいは埃等が付着していても、比較的信頼性の高いディスクアドレスをこの記録ディスクから取得することが可能となる。

尚、図3及び図5に示す情報記録再生装置では、アドレス生成回路(40、42、44、51～54)の数の分だけ誤り検出・訂正回路(41、43、45、55、58～60)を用いているが、アドレス生成回路の数に拘わらずに誤り検出・訂正回路を1系統にすることも可能である。

#### 【0038】

図7は、かかる点に鑑みて為された図3に示す情報記録再生装置の変形例を示す図である。

図7に示す情報記録再生装置においては、図3に示されている3つの誤り検出・訂正回路41、43及び45に代わり单一の誤り検出・訂正回路71を採用し、第1～第3アドレス生成回路(40、42、44)及びセレクタ46間にメモリ70及び72～79を追加したものである。尚、その他、図3に示す機能モジュールと同一の符号が付されている機能モジュール各々の動作は図3に示すものと同一であるので、その説明は省略する。

#### 【0039】

図7において、メモリ70は、第1アドレス生成回路40によって生成された上記符号化アドレスデータAD1を順次記憶する。又、メモリ70は、記録再生制御回路80からメモリアクセス信号M1が供給されている間は、記憶した順に上記符号化アドレスデータAD1を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路71に供給する。

#### 【0040】

メモリ72は、第2アドレス生成回路42によって生成された上記符号化アド

レスデータAD2を順次記憶する。又、メモリ72は、記録再生制御回路80からメモリアクセス信号M2が供給されている間は、記憶した順に上記符号化アドレスデータAD2を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路71に供給する。

## 【0041】

メモリ73は、第3アドレス生成回路44によって生成された上記符号化アドレスデータAD3を順次記憶する。又、メモリ73は、記録再生制御回路80からメモリアクセス信号M3が供給されている間は、記憶した順に上記符号化アドレスデータAD3を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路71に供給する。

## 【0042】

誤り検出・訂正回路71は、メモリ70、72又は73から供給された符号化アドレスデータADに対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ERをメモリ77～79の各々に供給する。更に、誤り検出・訂正回路71は、上記符号化アドレスデータADに対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータAをメモリ74～76の各々に供給する。

## 【0043】

尚、上記誤り検出結果信号ERは、例えば、以下の4通りの誤り状態C0～C3を表す。

C0：誤り無し

C1：誤り訂正可能、1符号ブロック内の誤り個数=1個

C2：誤り訂正可能、1符号ブロック内の誤り個数=2個

C3：誤り訂正不可能

メモリ74は、記録再生制御回路80からメモリアクセス信号M1が供給されている間は、誤り検出・訂正回路71から供給された訂正アドレスデータAを訂正アドレスデータA1として順次記憶する。又、メモリ74は、誤り判定回路47から選択信号S1が供給されている間は、記憶した順に上記訂正アドレスデータA1を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

## 【0044】

メモリ75は、記録再生制御回路80からメモリアクセス信号M2が供給されている間は、誤り検出・訂正回路71から供給された訂正アドレスデータAを訂正アドレスデータA2として順次記憶する。又、メモリ75は、誤り判定回路47から選択信号S2が供給されている間は、記憶した順に上記訂正アドレスデータA2を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

## 【0045】

メモリ76は、記録再生制御回路80からメモリアクセス信号M3が供給されている間は、誤り検出・訂正回路71から供給された訂正アドレスデータAを訂正アドレスデータA3として順次記憶する。又、メモリ76は、誤り判定回路47から選択信号S3が供給されている間は、記憶した順に上記訂正アドレスデータA3読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

## 【0046】

メモリ77は、記録再生制御回路80からメモリアクセス信号M1が供給されている間は、誤り検出・訂正回路71から供給された誤り検出結果信号ERを記憶する。又、メモリ77は、記録再生制御回路80からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER1として誤り判定回路47に供給する。

## 【0047】

メモリ78は、記録再生制御回路80からメモリアクセス信号M2が供給されている間は、誤り検出・訂正回路71から供給された誤り検出結果信号ERを記憶する。又、メモリ78は、記録再生制御回路80からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER2として誤り判定回路47に供給する。

## 【0048】

メモリ79は、記録再生制御回路80からメモリアクセス信号M3が供給されている間は、誤り検出・訂正回路71から供給された誤り検出結果信号ERを記

憶する。又、メモリ78は、記録再生制御回路80からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER3として誤り判定回路47に供給する。

【0049】

記録再生制御回路80は、先ず、上記メモリアクセス信号M1～M3の内のM1のみをメモリ70、74及び77に供給する。これにより、第1アドレス生成回路40によって生成された符号化アドレスデータAD1がメモリ70を介して誤り検出・訂正回路71に供給され、その誤り訂正結果がメモリ74、誤り検出結果がメモリ77に夫々記憶される。つまり、符号化アドレスデータAD1に対する誤り訂正結果である訂正アドレスデータA1がメモリ74に記憶されると共に、符号化アドレスデータAD1に対する誤り検出結果である誤り検出結果信号ER1がメモリ77に記憶されるのである。

【0050】

次に、記録再生制御回路80は、上記メモリアクセス信号M1～M3の内のM2のみをメモリ72、75及び78に供給する。これにより、第2アドレス生成回路42によって生成された符号化アドレスデータAD2がメモリ72を介して誤り検出・訂正回路71に供給され、その誤り訂正結果がメモリ75、誤り検出結果がメモリ78に夫々記憶される。つまり、符号化アドレスデータAD2に対する誤り訂正結果である訂正アドレスデータA2がメモリ75に記憶されると共に、符号化アドレスデータAD2に対する誤り検出結果である誤り検出結果信号ER2がメモリ78に記憶されるのである。

【0051】

次に、記録再生制御回路80は、上記メモリアクセス信号M1～M3の内のM3のみをメモリ73、76及び79に供給する。これにより、第3アドレス生成回路44によって生成された符号化アドレスデータAD3がメモリ73を介して誤り検出・訂正回路71に供給され、その誤り訂正結果がメモリ76、誤り検出結果がメモリ79に夫々記憶される。つまり、符号化アドレスデータAD3に対する誤り訂正結果である訂正アドレスデータA3がメモリ76に記憶されると共に、符号化アドレスデータAD3に対する誤り検出結果である誤り検出結果信号

ER3がメモリ79に記憶されるのである。

【0052】

次に、記録再生制御回路80は、メモリリード信号RDをメモリ74～79に供給する。これにより、メモリ77～79各々に記憶されていた誤り検出結果信号ER1～ER3の各々が誤り判定回路47に供給される。

誤り判定回路47は、先ず、誤り検出結果信号ER1～ER3の内で、訂正可能な誤り個数(1符号ブロックあたりの誤り数)の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号ERを選出する。そして、誤り判定回路47は、メモリ74～76の内から、上述した如く選出された誤り検出結果信号ERに対応した訂正アドレスデータAが記憶されているメモリに対してのみ選択信号Sを供給する。すなわち、選出された誤り検出結果信号ERが訂正アドレスデータA1に対応したものである場合、誤り判定回路47は、選択信号S1をメモリ74に供給する。又、選出された誤り検出結果信号ERが訂正アドレスデータA2に対応したものである場合、誤り判定回路47は、選択信号S2をメモリ75に供給する。又、選出された誤り検出結果信号ERが訂正アドレスデータA3に対応したものである場合、誤り判定回路47は、選択信号S3をメモリ76に供給するのである。この際、メモリ74～76のいずれか1つから読み出された訂正アドレスデータAは、再生ディスクアドレスADRとして記録再生制御回路80に供給される。記録再生制御回路80は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド32、スピンドルモータ33及び記録再生ヘッド32をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路80は、記録ディスク30上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレスADRに基づきそのディスク位置の検索を行う。

【0053】

図8は、図5に示す情報記録再生装置の変形例を示す図である。

図8に示す情報記録再生装置においては、図5に示されている4つの誤り検出・訂正回路55、58、59及び60に代わり单一の誤り検出・訂正回路82を

採用し、第1～第4アドレス生成回路51～54及びセレクタ57間にメモリ81及び83～93を追加したものである。尚、その他、図5に示す機能モジュールと同一の符号が付されている機能モジュール各々の動作は図5に示すものと同一であるので、その説明は省略する。

#### 【0054】

図8において、メモリ81は、第1アドレス生成回路51によって生成された上記符号化アドレスデータAD1を順次記憶する。又、メモリ81は、記録再生制御回路94からメモリアクセス信号M1が供給されている間は、記憶した順に上記符号化アドレスデータAD1を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路82に供給する。

#### 【0055】

メモリ83は、第2アドレス生成回路52によって生成された上記符号化アドレスデータAD2を順次記憶する。又、メモリ83は、記録再生制御回路94からメモリアクセス信号M2が供給されている間は、記憶した順に上記符号化アドレスデータAD2を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路82に供給する。

#### 【0056】

メモリ84は、第3アドレス生成回路53によって生成された上記符号化アドレスデータAD3を順次記憶する。又、メモリ84は、記録再生制御回路94からメモリアクセス信号M3が供給されている間は、記憶した順に上記符号化アドレスデータAD3を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路82に供給する。

#### 【0057】

メモリ85は、第4アドレス生成回路54によって生成された上記符号化アドレスデータAD4を順次記憶する。又、メモリ85は、記録再生制御回路94からメモリアクセス信号M4が供給されている間は、記憶した順に上記符号化アドレスデータAD4を読み出し、これを符号化アドレスデータADとして誤り検出・訂正回路82に供給する。

#### 【0058】

誤り検出・訂正回路82は、メモリ81、83、84、又は85から供給された符号化アドレスデータADに対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号ERをメモリ90～93の各々に供給する。更に、誤り検出・訂正回路82は、上記符号化アドレスデータADに対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータAをメモリ86～89の各々に供給する。

## 【0059】

尚、上記誤り検出結果信号ERは、例えば、以下の4通りの誤り状態C0～C3を表す。

C0：誤り無し

C1：誤り訂正可能、1符号ブロック内の誤り個数=1個

C2：誤り訂正可能、1符号ブロック内の誤り個数=2個

C3：誤り訂正不可能

メモリ86は、記録再生制御回路94からメモリアクセス信号M1が供給されている間は、誤り検出・訂正回路82から供給された訂正アドレスデータAを訂正アドレスデータA1として順次記憶する。又、メモリ86は、誤り判定回路56から選択信号S1が供給されている間は、記憶した順に上記訂正アドレスデータA1を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

## 【0060】

メモリ87は、記録再生制御回路94からメモリアクセス信号M2が供給されている間は、誤り検出・訂正回路82から供給された訂正アドレスデータAを訂正アドレスデータA2として順次記憶する。又、メモリ87は、誤り判定回路56から選択信号S2が供給されている間は、記憶した順に上記訂正アドレスデータA2を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

## 【0061】

メモリ88は、記録再生制御回路94からメモリアクセス信号M3が供給されている間は、誤り検出・訂正回路82から供給された訂正アドレスデータAを訂

正アドレスデータA3として順次記憶する。又、メモリ88は、誤り判定回路56から選択信号S3が供給されている間は、記憶した順に上記訂正アドレスデータA3を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

【0062】

メモリ89は、記録再生制御回路94からメモリアクセス信号M4が供給されている間は、誤り検出・訂正回路82から供給された訂正アドレスデータAを訂正アドレスデータA4として順次記憶する。又、メモリ88は、誤り判定回路56から選択信号S34供給されている間は、記憶した順に上記訂正アドレスデータA4を読み出し、これを再生ディスクアドレスADRとして記録再生制御回路80に供給する。

【0063】

メモリ90は、記録再生制御回路94からメモリアクセス信号M1が供給されている間は、誤り検出・訂正回路82から供給された誤り検出結果信号ERを記憶する。又、メモリ90は、記録再生制御回路94からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER1として誤り判定回路56に供給する。

【0064】

メモリ91は、記録再生制御回路94からメモリアクセス信号M2が供給されている間は、誤り検出・訂正回路82から供給された誤り検出結果信号ERを記憶する。又、メモリ91は、記録再生制御回路94からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER2として誤り判定回路56に供給する。

【0065】

メモリ92は、記録再生制御回路94からメモリアクセス信号M3が供給されている間は、誤り検出・訂正回路82から供給された誤り検出結果信号ERを記憶する。又、メモリ92は、記録再生制御回路94からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER3として誤り判定回路56に供給する。

## 【0066】

メモリ93は、記録再生制御回路94からメモリアクセス信号M4が供給されている間は、誤り検出・訂正回路82から供給された誤り検出結果信号ERを記憶する。又、メモリ93は、記録再生制御回路94からメモリリード信号RDが供給されている間は、記憶した上記誤り検出結果信号ERを読み出し、これを誤り検出結果信号ER4として誤り判定回路56に供給する。

## 【0067】

記録再生制御回路94は、先ず、上記メモリアクセス信号M1～M4の内のM1のみをメモリ81、86及び90に供給する。これにより、第1アドレス生成回路51によって生成された符号化アドレスデータAD1がメモリ81を介して誤り検出・訂正回路82に供給され、その誤り訂正結果がメモリ86、誤り検出結果がメモリ90に夫々記憶される。つまり、符号化アドレスデータAD1に対する誤り訂正結果である訂正アドレスデータA1がメモリ86に記憶されると共に、符号化アドレスデータAD1に対する誤り検出結果である誤り検出結果信号ER1がメモリ90に記憶されるのである。

## 【0068】

次に、記録再生制御回路94は、上記メモリアクセス信号M1～M4の内のM2のみをメモリ83、87及び91に供給する。これにより、第2アドレス生成回路52によって生成された符号化アドレスデータAD2がメモリ83を介して誤り検出・訂正回路82に供給され、その誤り訂正結果がメモリ87、誤り検出結果がメモリ91に夫々記憶される。つまり、符号化アドレスデータAD2に対する誤り訂正結果である訂正アドレスデータA2がメモリ87に記憶されると共に、符号化アドレスデータAD2に対する誤り検出結果である誤り検出結果信号ER2がメモリ91に記憶されるのである。

## 【0069】

次に、記録再生制御回路94は、上記メモリアクセス信号M1～M4の内のM3のみをメモリ84、88及び92に供給する。これにより、第3アドレス生成回路53によって生成された符号化アドレスデータAD3がメモリ84を介して誤り検出・訂正回路82に供給され、その誤り訂正結果がメモリ88、誤り検出

結果がメモリ92に夫々記憶される。つまり、符号化アドレスデータAD3に対する誤り訂正結果である訂正アドレスデータA3がメモリ88に記憶されると共に、符号化アドレスデータAD3に対する誤り検出結果である誤り検出結果信号ER3がメモリ92に記憶されるのである。

## 【0070】

次に、記録再生制御回路94は、上記メモリアクセス信号M1～M4の内のM4のみをメモリ85、89及び93に供給する。これにより、第4アドレス生成回路54によって生成された符号化アドレスデータAD4がメモリ85を介して誤り検出・訂正回路82に供給され、その誤り訂正結果がメモリ89、誤り検出結果がメモリ93に夫々記憶される。つまり、符号化アドレスデータAD4に対する誤り訂正結果である訂正アドレスデータA4がメモリ89に記憶されると共に、符号化アドレスデータAD4に対する誤り検出結果である誤り検出結果信号ER3がメモリ93に記憶されるのである。

## 【0071】

次に、記録再生制御回路94は、メモリリード信号RDをメモリ86～93に供給する。これにより、メモリ90～93各々に記憶されていた誤り検出結果信号ER1～ER4の各々が誤り判定回路56に供給される。

誤り判定回路56は、先ず、誤り検出結果信号ER1～ER4の内で、訂正可能な誤り個数(1符号ブロックあたりの誤り数)の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号ERを選出する。そして、誤り判定回路56は、メモリ86～89の内から、上述した如く選出された誤り検出結果信号ERに対応した訂正アドレスデータAが記憶されているメモリに対してのみ選択信号Sを供給する。すなわち、選出された誤り検出結果信号ERが訂正アドレスデータA1に対応したものである場合、誤り判定回路56は、選択信号S1をメモリ86に供給する。又、選出された誤り検出結果信号ERが訂正アドレスデータA2に対応したものである場合、誤り判定回路56は、選択信号S2をメモリ87に供給する。又、選出された誤り検出結果信号ERが訂正アドレスデータA3に対応したものである場合、誤り判定回路56は、選択信号S3をメモリ88に供給するのである。又、選出された誤り検出結果

信号E Rが訂正アドレスデータA 4に対応したものである場合、誤り判定回路5 6は、選択信号S 4をメモリ8 9に供給するのである。この際、メモリ8 6～8 9のいずれか1つから読み出された訂正アドレスデータAは、再生ディスクアドレスA D Rとして記録再生制御回路9 4に供給される。

## 【0072】

記録再生制御回路9 4は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド3 2、スピンドルモータ3 3及び記録再生ヘッド3 2をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路9 4は、記録ディスク3 0上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレスA D Rに基づきそのディスク位置の検索を行う。

## 【0073】

以上の如く、図3(又は図5)に示す構成を図7(又は図8)に示す如き構成に変更することにより、各変調方式毎に復調されたディスクアドレスの各々を单一の誤り検出・訂正回路にて誤り検出・訂正処理が可能になる。

## 【図面の簡単な説明】

## 【図1】

記録ディスクを製造する為の原盤記録装置の構成を示す図である。

## 【図2】

アドレス信号の多重化形態の一例を示す図である。

## 【図3】

情報記録再生装置の構成の一例を示す図である。

## 【図4】

記録再生ヘッド3 2に搭載されている光検出器2 0 a～2 0 dの配置を示す図である。

## 【図5】

情報記録再生装置の構成の他の一例を示す図である。

## 【図6】

合成回路5 0の内部構成の一例を示す図である。

【図7】

図3に示す情報記録再生装置の変形例を示す図である。

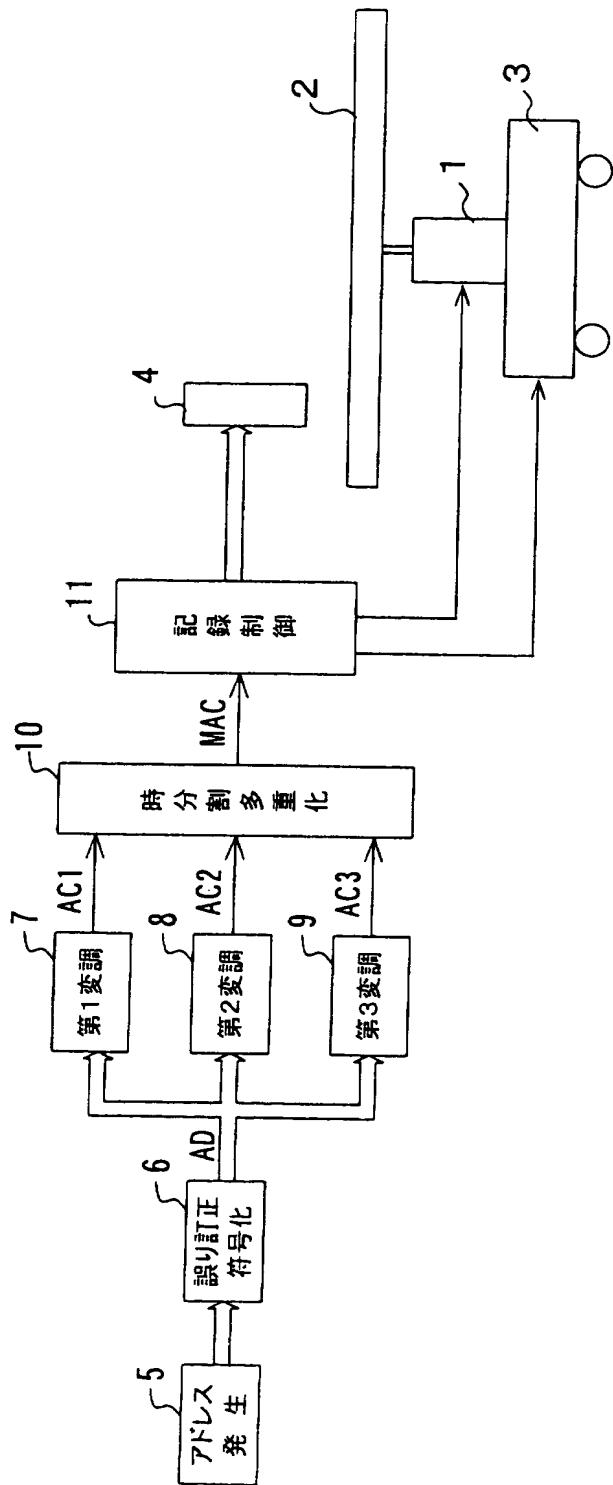
【図8】

図5に示す情報記録再生装置の変形例を示す図である。

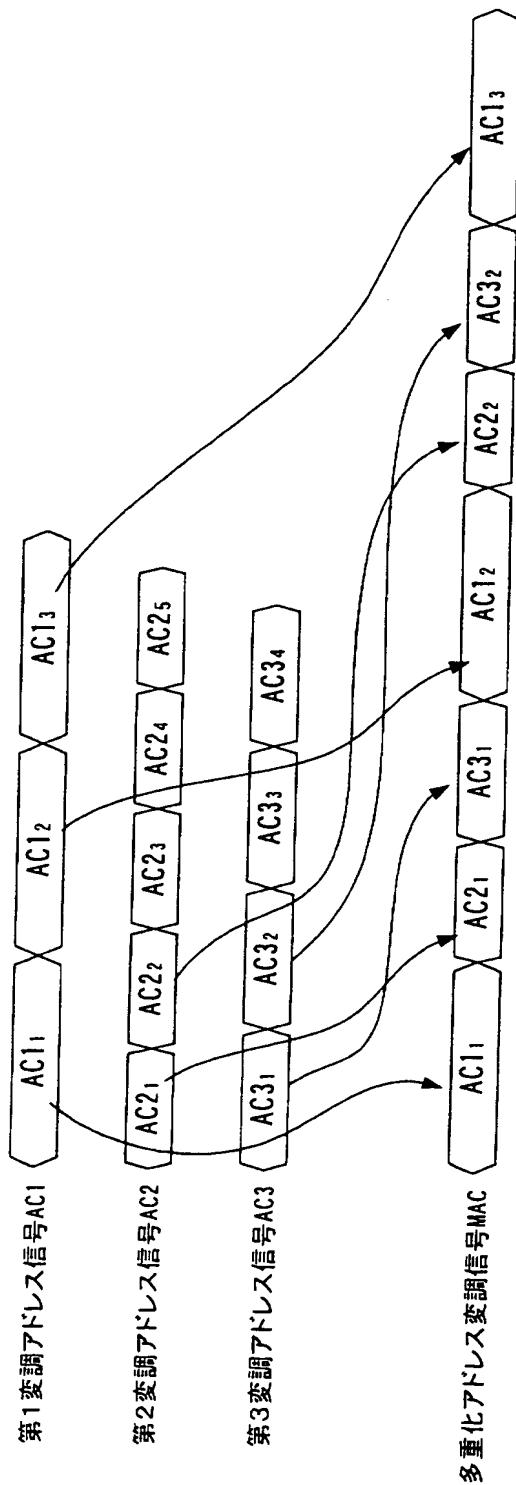
【符号の説明】

- 30 記録ディスク
- 37 第1復調回路
- 38 第2復調回路
- 39 第3復調回路
- 40、51 第1アドレス生成回路
- 42、52 第2アドレス生成回路
- 44、53 第3アドレス生成回路
- 41、43、45、55、58、59、60、71、82 誤り検出・訂正回路
- 46、57 セレクタ
- 47、56 誤り判定回路
- 48、80、94 記録再生制御回路
- 50 合成回路

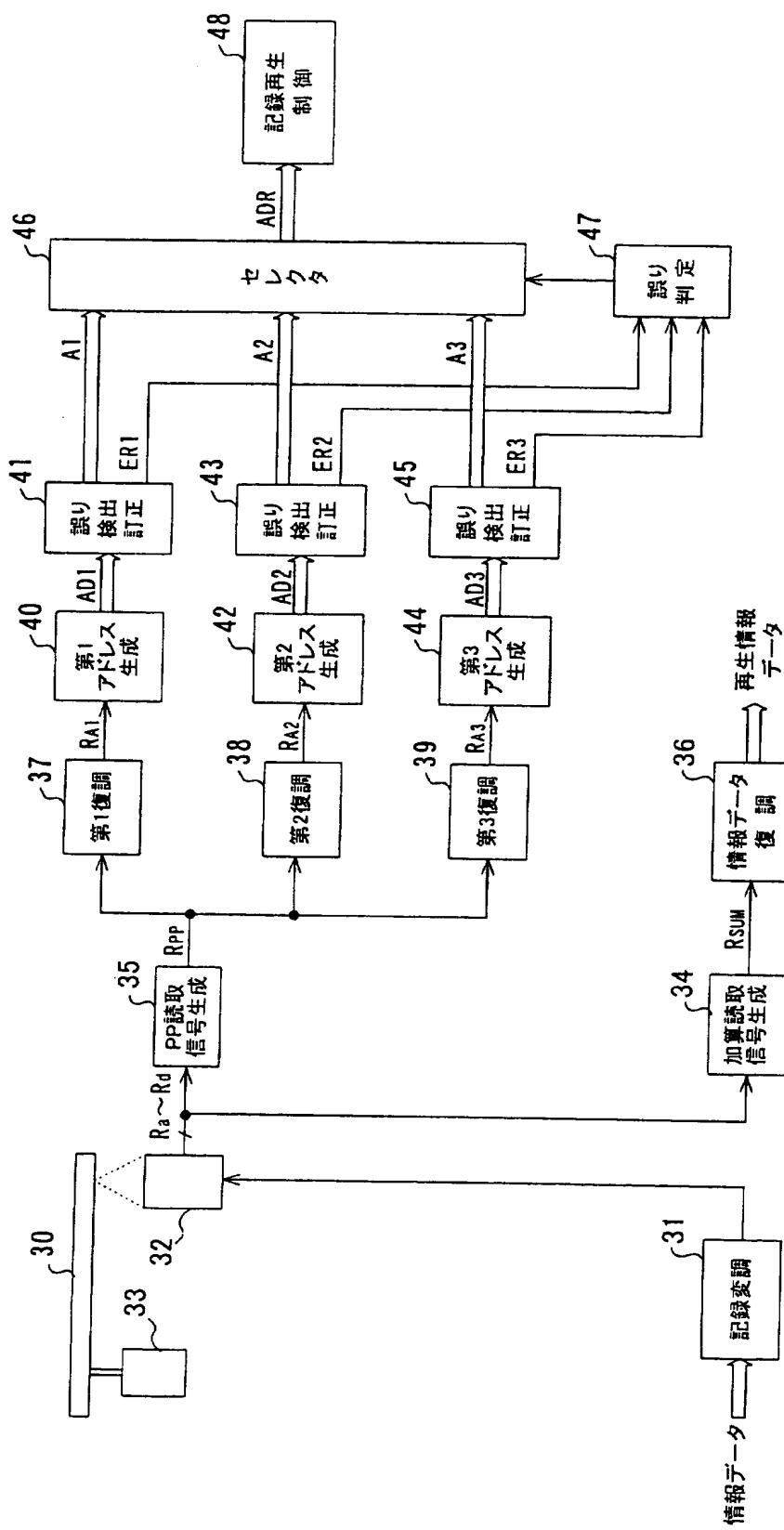
【書類名】 図面  
【図1】



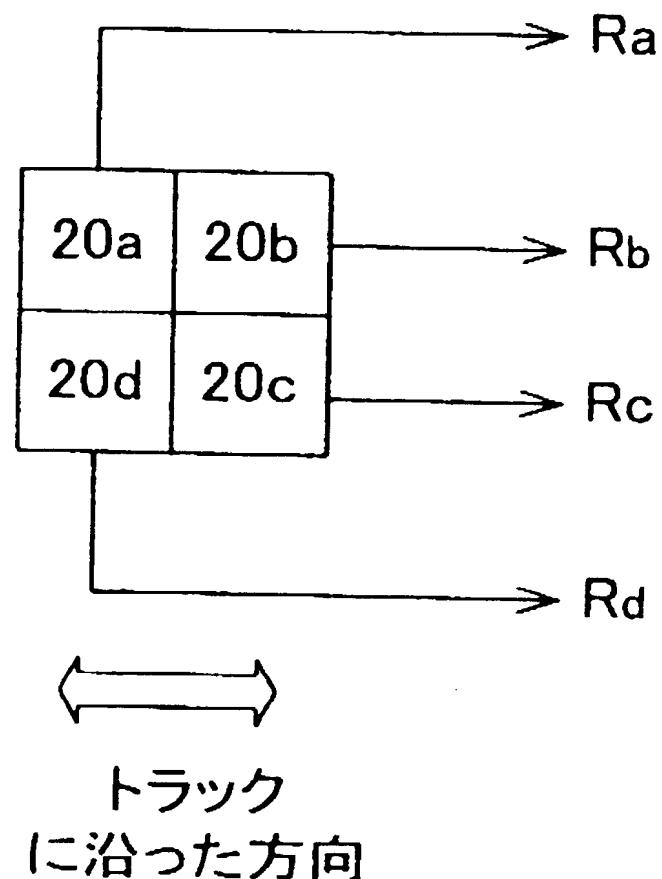
【図2】



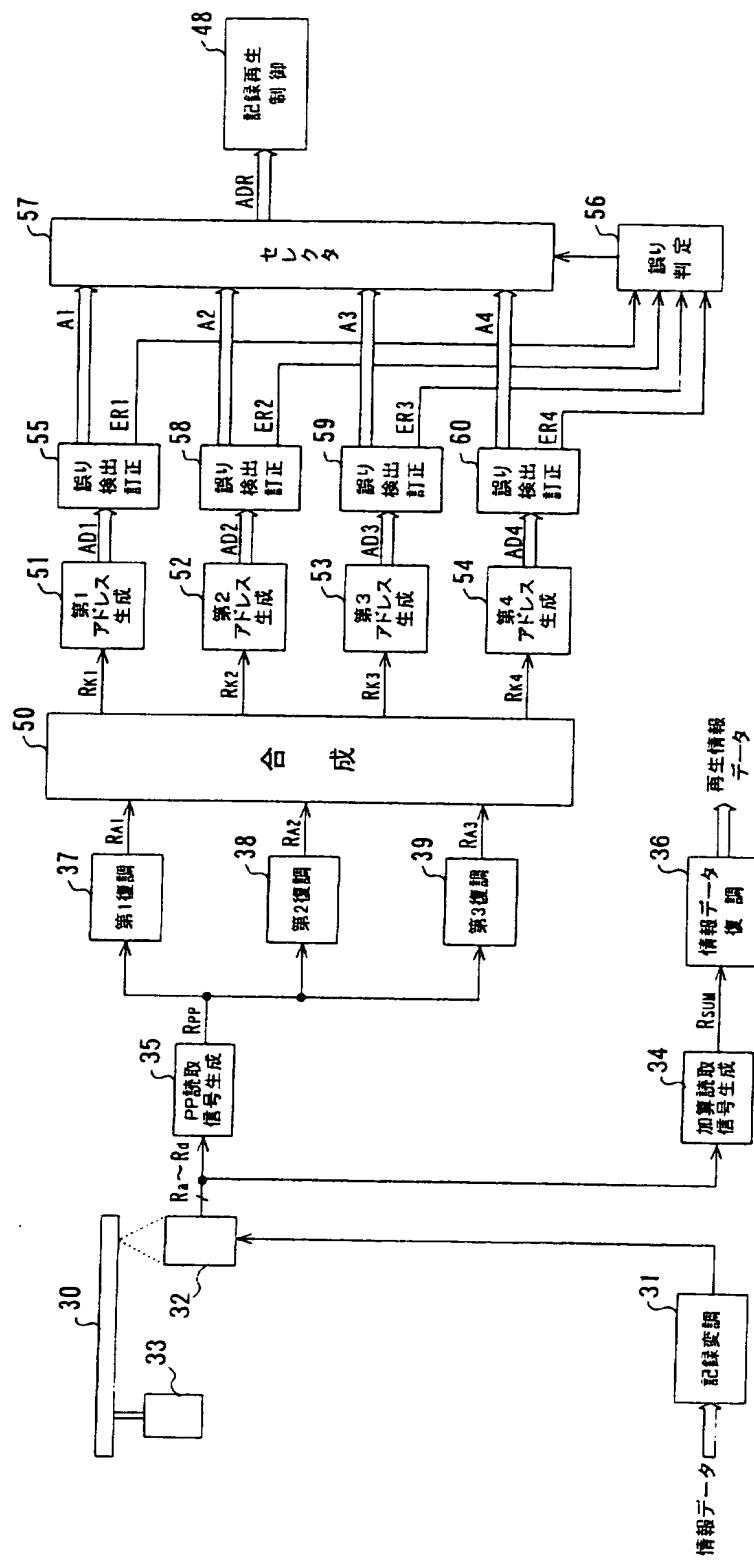
【図3】



【図4】

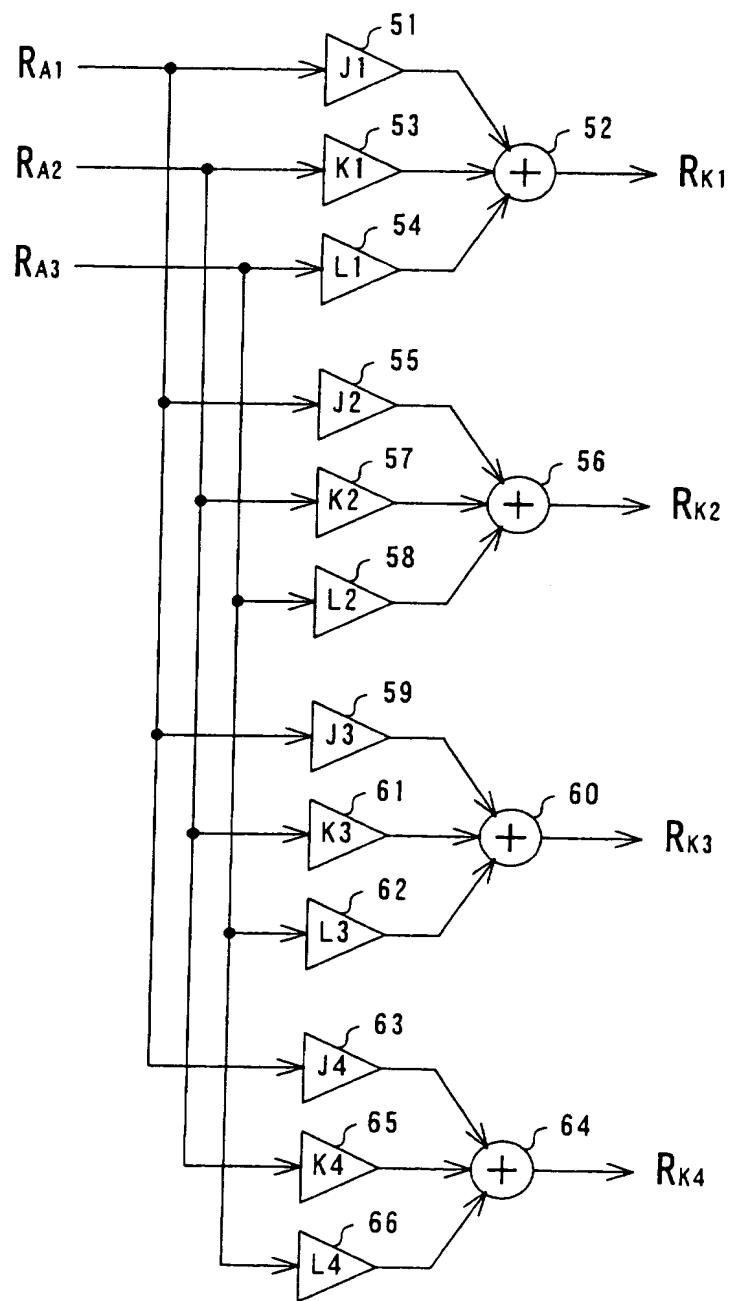


【図5】

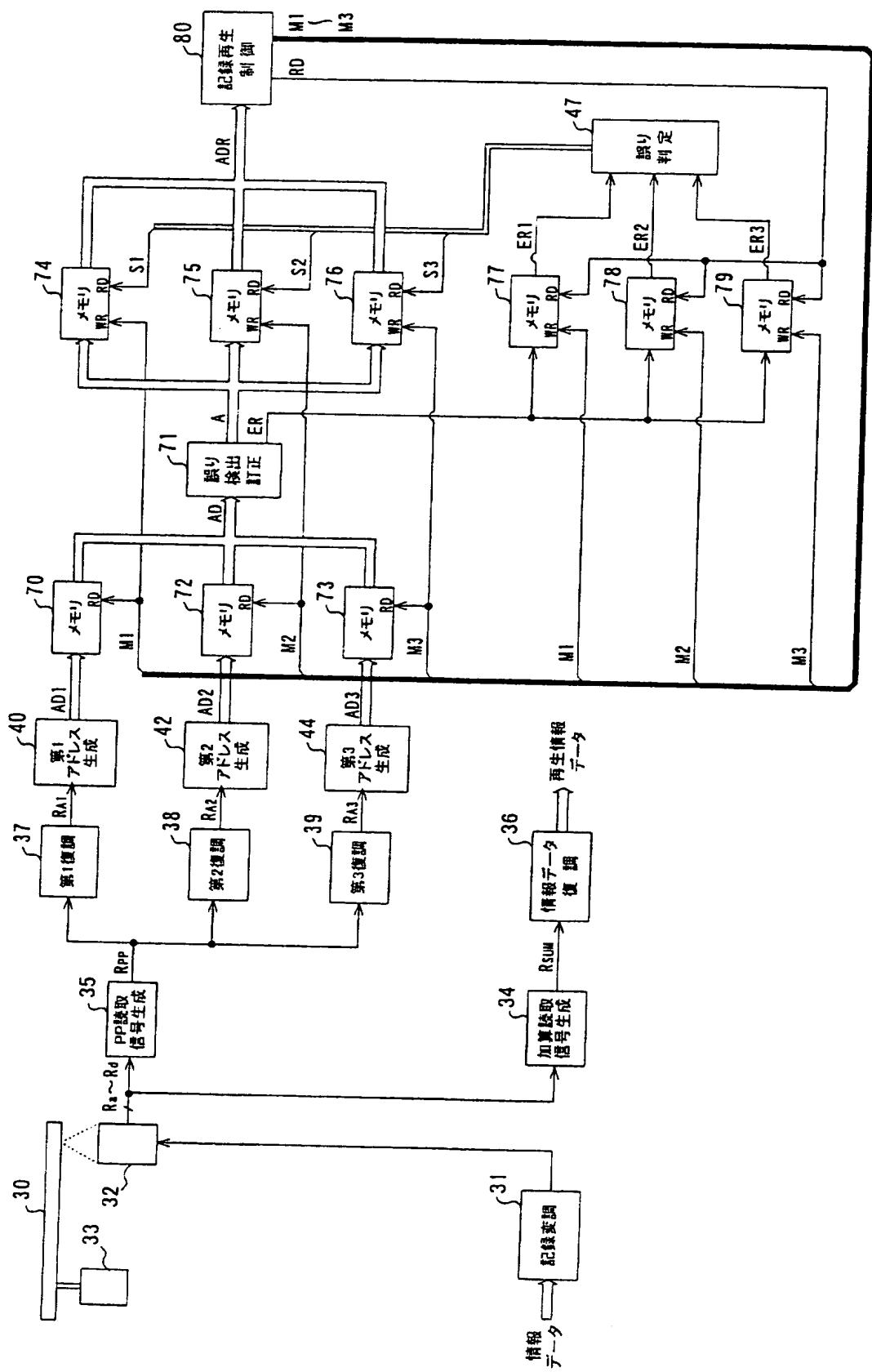


【図6】

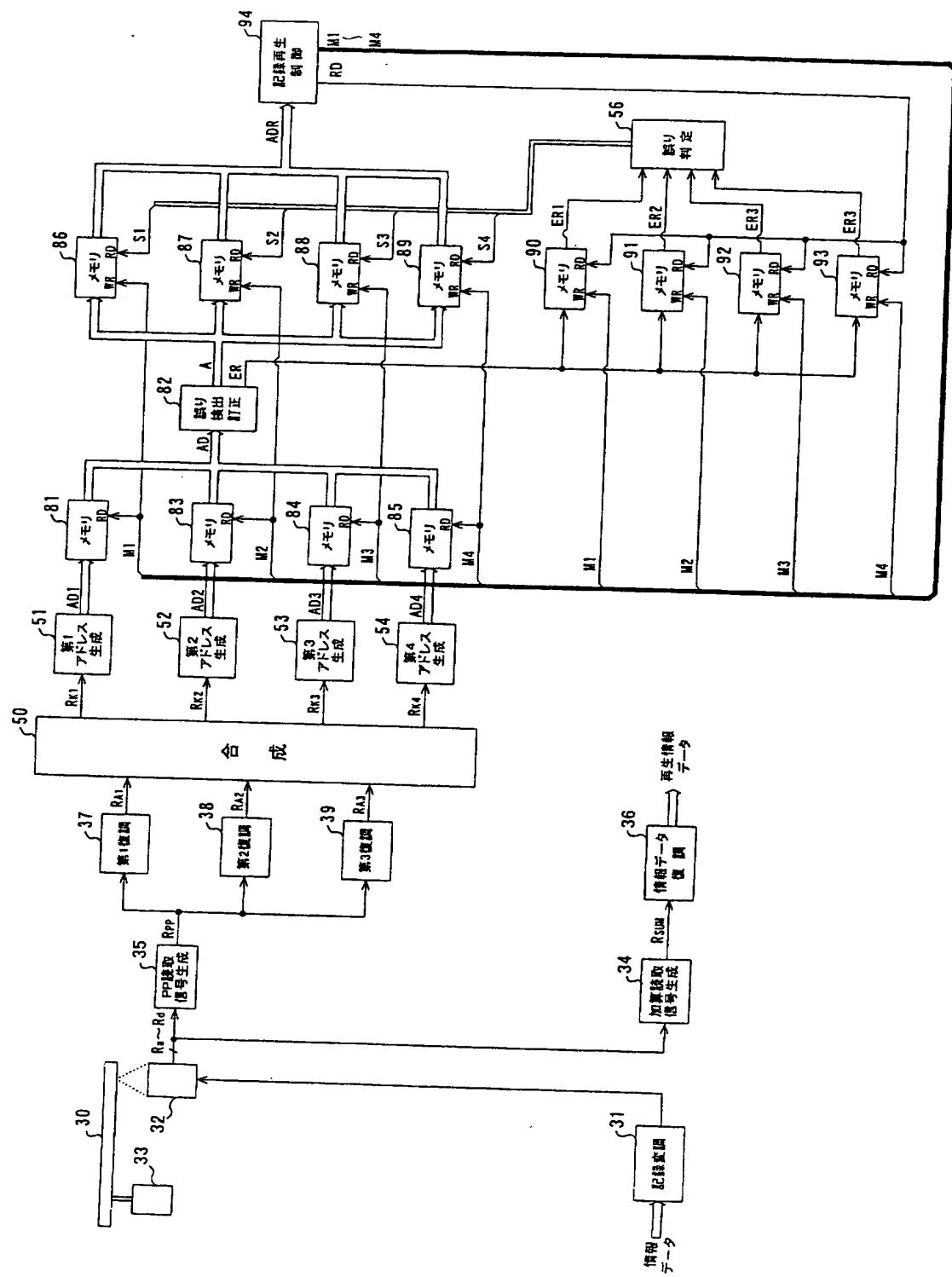
50



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 記録媒体に予め記録されているアドレス等の情報を確実に再生することができる情報記録再生装置及び情報再生方法を提供することを目的とする。

【解決手段】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調処理によって夫々変調されて多重記録されている記録媒体からアドレスを再生するにあたり、先ず、記録媒体から読み取られた読み取信号に対し上記変調処理各々に対応した復調処理を施すことにより復調処理毎にアドレスデータ信号を夫々得る。次に、これらアドレスデータ信号各々に対して誤り訂正処理を施すことによりアドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る。そして、アドレスデータ信号各々の内で最も誤り率の低いアドレスデータ信号に対応した訂正アドレスデータ信号を再生アドレスとして出力する。

【選択図】 図3

出願人履歴情報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都目黒区目黒1丁目4番1号  
氏 名 パイオニア株式会社